



ระบบควบคุมการทำงานของเครื่องปรับอากาศโดยใช้อินเวอร์เตอร์

นายวณพันธ์ วิญูติ

สาขาวิศวกรรมคอมพิวเตอร์ คณะวิศวกรรมศาสตร์

โครงการนี้ได้รับทุนสนับสนุนการวิจัย จากคณะวิศวกรรมศาสตร์

มหาวิทยาลัยเทคโนโลยีราชมงคลพระนคร

2550

|                        |
|------------------------|
| ห้องสมุดอิเล็กทรอนิกส์ |
| วันที่ 17 ส.ค. 2551    |
| เลขทะเบียน 000050      |
| เลขที่ 23              |

21558

ชื่อ : นายณพนธ์ วัลวุฒิ  
ชื่อโครงการ : ระบบควบคุมการทำงานของเครื่องปรับอากาศโดยใช้อินเวอร์เตอร์  
สาขาวิชา : คณะวิศวกรรมศาสตร์  
มหาวิทยาลัยเทคโนโลยีราชมงคลพระนคร  
ปีการศึกษา : 2550

### บทคัดย่อ

โครงการนี้เป็นการพัฒนาระบบควบคุมการทำงานของเครื่องปรับอากาศ เพื่อควบคุมพลังงานไฟฟ้า ที่จ่ายให้กับเครื่องปรับอากาศขนาดเล็ก ที่ใช้งานทั่วไป โดยใช้วิธีการควบคุมอุปกรณ์กำลัง โดยการปรับความกว้างของสัญญาณควบคุมที่ผสมกับสัญญาณพาหะ (Pulse Width Modulation: PWM) วงจรควบคุมใช้ตัวควบคุมขนาดเล็ก (Micro Controller)  
(โครงการนี้มีจำนวนทั้งสิ้น 35 หน้า)

คำสำคัญ : Pulse Width Modulation, Micro Controller, Inverter



## กิตติกรรมประกาศ

ขอขอบคุณคณะวิศวกรรมศาสตร์ ที่ให้ทุนสนับสนุน ขอขอบคุณผู้ช่วยวิจัย เพื่อนร่วมงาน  
ครูอาจารย์และเจ้าหน้าที่ทุกๆ ท่าน ที่ให้การช่วยเหลือและสนับสนุน

วนพันธ์ วัชวุฒิ



## สารบัญ

|                                               | หน้า |
|-----------------------------------------------|------|
| บทคัดย่อภาษาไทย                               | ข    |
| กิตติกรรมประกาศ                               | ค    |
| สารบัญตาราง                                   | จ    |
| สารบัญภาพ                                     | ฉ    |
| บทที่ 1 บทนำ                                  | 1    |
| 1.1 วัตถุประสงค์                              | 1    |
| 1.2 ขอบเขต                                    | 1    |
| 1.3 ประโยชน์ที่คาดว่าจะได้รับ                 | 2    |
| บทที่ 2 พื้นฐานของ PWM                        | 3    |
| 2.1 การผสมแบบเชิงเส้น                         | 3    |
| 2.2 PWM แบบฟันเลื่อย                          | 4    |
| 2.3 สัญญาณอื่นที่มีขอบเป็นเส้นตรง             | 4    |
| 2.4 PWM ที่ถูกสุ่มแบบปกติ                     | 5    |
| 2.5 PWM ที่ได้จากการผสมทางลึก                 | 6    |
| บทที่ 3 การออกแบบ                             | 7    |
| 3.1 Motor Control PWM Module                  | 7    |
| 3.2 ฐานเวลาของ MCPWM                          | 8    |
| 3.3 Dead Time Control Register                | 10   |
| บทที่ 4 การออกแบบ ผลการทดลอง สรุปผลของโครงการ | 12   |
| 4.1 การออกแบบ                                 | 12   |
| 4.2 วิธีการทดลอง                              | 12   |
| 4.3 ผลการทดลอง                                | 13   |
| 4.4 สรุปผลของโครงการ                          | 16   |
| เอกสารอ้างอิง                                 | 17   |
| ภาคผนวก ก dsPIC30F2010                        | 18   |
| ภาคผนวก ข IGBT GT60M303                       | 31   |

## สารบัญตาราง

ตารางที่

4-1    แสดงผลการทดลอง

หน้า

14



## สารบัญภาพ

| ภาพที่                                                                                                    | หน้า |
|-----------------------------------------------------------------------------------------------------------|------|
| 2-1 แสดงสัญญาณ sine, Triangle และ สัญญาณ PWM ที่ได้                                                       | 3    |
| 2-2 แสดงแถบของความถี่ของสัญญาณ PWM                                                                        | 4    |
| 2-3 แสดงการผสมสัญญาณเพื่อสร้างสัญญาณ PWM อย่างง่าย                                                        | 4    |
| 2-4 แสดงการผสมสัญญาณ ที่ใช้สัญญาณพาหะขาขึ้นแบบลาด (Rising Ramp Carrier Signal)                            | 5    |
| 2-5 แสดงแบบที่ 3 PWM ที่ถูกสุ่มแบบปกติ (Regular Sampled PWM)                                              | 5    |
| 2-6 แสดงแบบที่ 3 PWM ที่ถูกผสมทางลึก (Modulation Depth)                                                   | 6    |
| 3-1 Motor Control PWM Module (MCPWM)                                                                      | 7    |
| 3-2 PTCAN Register                                                                                        | 8    |
| 3-3 แสดงสัญญาณการนับขึ้นที่ปรับตามขอบ (Edge align)                                                        | 8    |
| 3-4 แสดงสัญญาณการนับขึ้นลงที่ปรับตามกึ่งกลาง (Center align)                                               | 9    |
| 3-5 แสดงสัญญาณการนับขึ้นลง ที่ปรับตามกึ่งกลางที่มีการ ปรับปรุงค่า (Center Aligned PWM with Double Update) | 9    |
| 3-6 แสดงช่วงเวลาของ Dead Time                                                                             | 10   |
| 3-7 แสดง Dead Time Register DTCON1 และ DTCON2                                                             | 10   |
| 3-8 แสดงวงจรที่ทำงานแบบ complementary mode                                                                | 11   |
| 4-1 รูปแสดงการต่อวงจรส่วนกำลัง ส่วนควบคุม                                                                 | 12   |
| 4-2 ส่วนควบคุมรูปแสดงส่วนอุปกรณ์ที่ใช้ในส่วนกำลัง บนแผ่นระบายความร้อน                                     | 13   |
| 4-3 รูปแสดงสัญญาณ PWM ที่ได้                                                                              | 13   |
| 4-4 รูปแสดงสัญญาณ เมื่อผ่านวงจรกรอง                                                                       | 14   |
| 4-5 กราฟแสดงผลการทดลอง                                                                                    | 15   |

## บทที่ 1

### บทนำ

เครื่องปรับอากาศมีการใช้งานในประเทศไทยอย่างแพร่หลาย โดยทั่วไป เป็นเครื่องปรับอากาศที่มีการควบคุมการทำงานแบบเปิดปิด (On-Off Control) ที่มีอุปกรณ์ตัดต่อที่ควบคุมด้วย อุปกรณ์ตัดต่อทำงานด้วยความร้อน (Thermostat) ที่มีทั้งแบบ อิเล็กทรอนิกส์, เซิงตัวเลข (Digital) หรือเป็นแบบดั้งเดิม ที่เป็นทางกล (Mechanic) ที่คอยเปิดปิดกระแสไฟฟ้าที่ทำให้เครื่องปรับอากาศทำงาน ระบบแบบนี้จะมีการควบคุมการทำงานเปิด (ทำงาน 100 %) และ ปิด (ทำงาน 0 %) ทำให้การใช้พลังงานไฟฟ้ามาก ในปัจจุบันนี้ ได้มีการนำเอาควบคุมพลังงานไฟฟ้ามาใช้ ควบคุมการทำงานของเครื่องปรับอากาศ รุ่นใหม่ๆ แต่เครื่องปรับอากาศชนิดนี้จะมีราคาสูงกว่าระบบแบบดั้งเดิม ที่ยังคงนิยมใช้อยู่ทั่วไป

ส่วนมากแล้วเครื่องปรับอากาศที่ใช้งานอยู่ดั้งเดิม หรือที่ถูกติดตั้งอยู่แล้ว ไม่ได้มีการควบคุมกำลังไฟฟ้าให้เหมาะสมกับการทำงาน ในกรณีนี้คืออุณหภูมิของห้อง ที่เปลี่ยนไปมา ควรจะมีการควบคุมพลังงานไฟฟ้าให้เหมาะสมกับอุณหภูมิที่ควบคุม ในระบบของเครื่องปรับอากาศ จะมีการใช้พลังงานไฟฟ้าหลายๆ ส่วน แต่ส่วนสำคัญคือ Compressor

แนวความคิดของโครงการนี้ จะพิจารณาอุณหภูมิของห้องที่ติดตั้งเครื่องปรับอากาศ และอุณหภูมิ ที่ต้องการ แล้วนำมาเป็นสัดส่วนของพลังงานไฟฟ้า ที่จะจ่ายให้กับ Compressor การควบคุม จะสร้างสัญญาณควบคุมที่มีการผสมทางความกว้าง (Pulse Width Modulation: PWM) ที่ควบคุมด้วยตัวควบคุมขนาดเล็ก (Micro Controller)

#### 1.1 วัตถุประสงค์

สร้างวงจรควบคุมกำลังไฟฟ้าที่จ่ายให้ Compressor ของเครื่องปรับอากาศขนาดเล็ก ด้วยอินเวอร์เตอร์ แบบ PWM ที่ควบคุมด้วย Micro Controller

#### 1.2 ขอบเขต

1. ใช้กับเครื่องปรับอากาศแบบ 1 เฟสขนาดเล็ก
2. ความถี่ที่ควบคุมอยู่ในช่วง 40-50 Hertz
3. อุณหภูมิอยู่ในช่วง 25-30 เซลเซียส

### 1.3 ประโยชน์ที่คาดว่าจะได้รับ

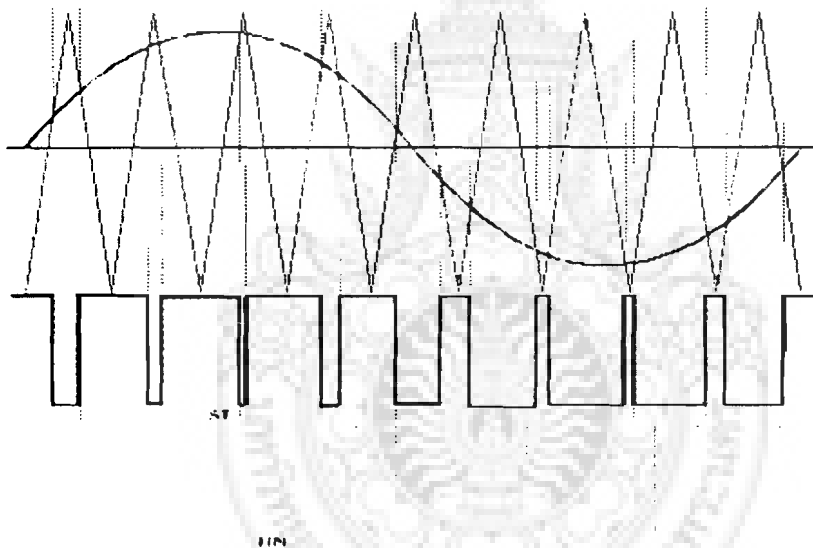
1. ได้อินเวอร์เตอร์เพื่อใช้ควบคุมพลังงานไฟฟ้าของเครื่องปรับอากาศ แบบทั่วไป ขนาดเล็ก แบบ 1 เฟส
2. เครื่องปรับอากาศมีการใช้พลังงานที่ลดลง



## บทที่ 2

### พื้นฐานของ PWM

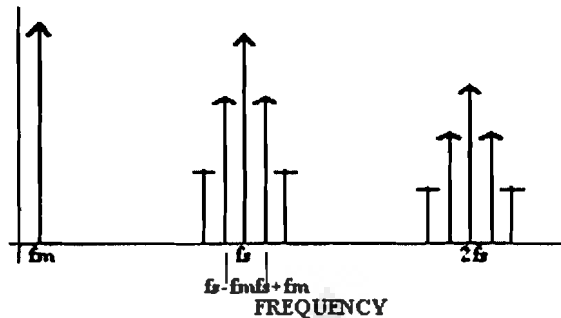
PWM – Pulse Width Modulation เป็นรูปแบบในการผสมสัญญาณแบบหนึ่ง แบบอื่นๆ ที่รู้จักกันทั่วไป เช่น แบบ AM – Amplitude Modulation เป็นการผสมทางขนาด หรือ FM- Frequency Modulation ทั้ง 2 วิธีนี้ เป็นการผสมทางความถี่ นิยมมาใช้ในระบบวิทยุกระจายเสียง แบบ PWM จะมีการผสมตามความกว้างของพัลส์ (Pulse Width) และนิยมนำมาใช้ในงานทางด้าน อิเลคทรอนิกส์กำลัง โดยนำช่วงเวลาตามความกว้างของ พัลส์ มาเป็นเวลาเปิดปิดของอุปกรณ์กำลัง รูปด้านล่างเป็นตัวอย่างของสัญญาณ Sine wave, Pulse และ pulse ที่ ผสม (modulated) กับ สัญญาณไซน์



รูปที่ 2.1 แสดงสัญญาณ sine, Triangle และ สัญญาณ PWM ที่ได้ [8]

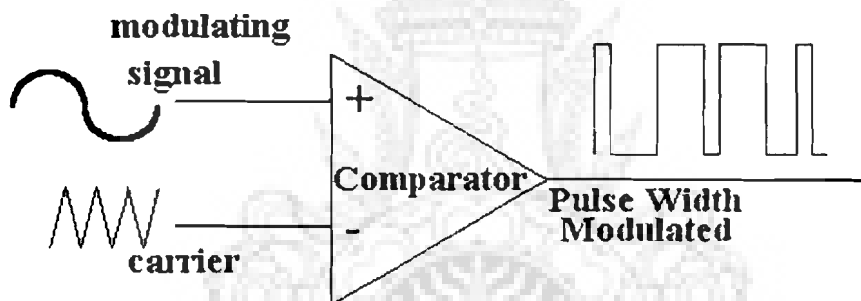
สัญญาณเส้น โค้งเป็นสัญญาณ ที่เป็นส่วนหนึ่งของสัญญาณ Sine เป็นสัญญาณที่ต้องการนำมาผสม (Modulating Signal) ส่วนสัญญาณรูป สามเหลี่ยมเป็นสัญญาณพาหะที่มีความถี่สูง แต่ละครั้งที่ตัดกันจะเกิดการเปลี่ยนแปลงของสัญญาณ PWM PWM แบ่งออกเป็นหลายแบบ เช่น

2.1 การผสมแบบเชิงเส้น (Linear Modulation) เป็นการผสมแบบง่ายที่สุด โดยเวลาเฉลี่ยของการทำงานของ pulse แปรตามสัดส่วนกับ สัญญาณที่นำมาผสม ประโยชน์ของการผสม แบบนี้คือการแยกสัญญาณ (Demodulation) ทำได้ง่าย โดยการใช้วงจรกรองแบบความถี่ต่ำ (Low pass filter) ตัวอย่างรูปด้านล่าง แสดงแถบความถี่ (Spectral) ของการผสม PWM แบบเชิงเส้น ระหว่าง fm และ fs



รูปที่ 2.2 แสดงแถบของความถี่ของสัญญาณ PWM [8]

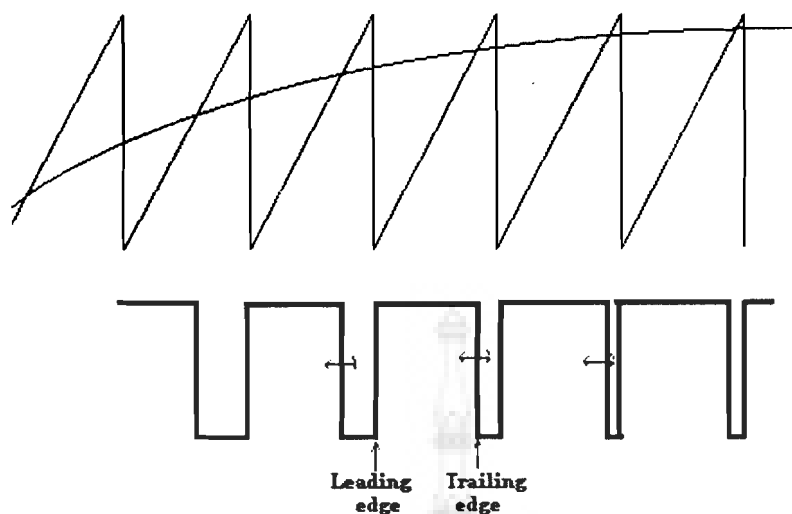
2.2 PWM แบบฟันเลื่อย (Sawtooth PWM) เป็นวิธีอย่างง่ายของการสร้าง PWM แบบความถี่คงที่จากสัญญาณต่อเนื่อง (Analog Signal) เปรียบเทียบกับความชันเชิงเส้นของสัญญาณ ฟันเลื่อย ตามรูปด้านล่าง



รูปที่ 2.3 แสดงการผสมสัญญาณเพื่อสร้างสัญญาณ PWM อย่างง่าย [8]

สัญญาณขาออก (Output Signal) จะมีค่าสูง เมื่อสัญญาณขาเข้า (Input Signal) สัญญาณไซน์ มีค่ามากกว่าสัญญาณฟันเลื่อย โดยใช้วงจรเปรียบเทียบ (Comparator)

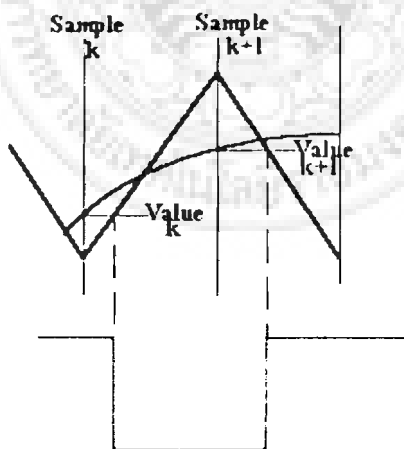
2.3 สัญญาณอื่นที่มีขอบเป็นเส้นตรง (Straight edge) สามารถนำมาใช้ได้เช่น สัญญาณพาหะขาขึ้นแบบลาด (Rising Ramp Carrier Signal) ทำให้ได้ PWM ที่มีการผสมตามขอบขาขึ้นตามรูปด้านล่าง



รูปที่ 2.4 แสดงการผสมสัญญาณ ที่ใช้สัญญาณพาหะขาขึ้นแบบลาด (Rising Ramp Carrier Signal) [8]

**2.4 PWM ที่ถูกสุ่มแบบปกติ (Regular Sampled PWM)** จากรูปด้านบน จะได้ขอบของการสวิตซ์ จากการตัดกันของ sine wave และ triangle วิธีนี้ง่ายในการนำไปสร้างโดยใช้ อิเล็กทรอนิกส์แบบต่อเนื่อง (Analog Electronics) แต่จะยากในการคำนวณ เพราะมีความไม่ชัดเจน และการเบี่ยงเบนได้ และยังยากที่จะสร้างสัญญาณแบบหลายขอบ (Multiple edges) เมื่อสัญญาณ มีสัญญาณรบกวน (Noise) ตัวผสมสัญญาณในปัจจุบันถูกสร้างแบบเชิงเลข (Digital) แต่ยังคงมีความยากในการคำนวณอย่างละเอียด ของสัญญาณที่จะนำไปผสม และ พาหะ

แต่ PWM แบบนี้ (Regular Sampled PWM) ถูกสร้างจาก สัดส่วนความกว้างของพัลส์ กับสัญญาณที่ต้องการนำมาผสม ที่จุดเริ่มต้นคาบของสัญญาณพาหะตามรูปด้านล่าง

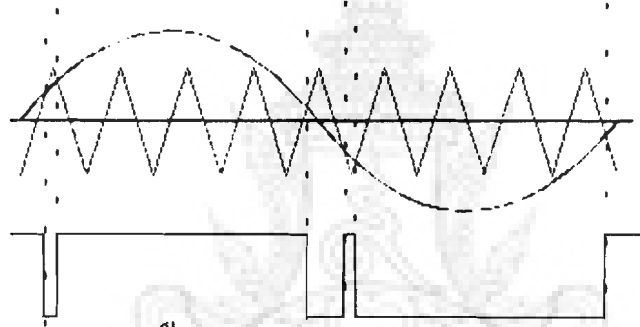


รูปที่ 2.5 แสดงแบบที่ 3 PWM ที่ถูกสุ่มแบบปกติ (Regular Sampled PWM) [8]

จากรูป จุดตัดของค่าสุ่ม กับสัญญาณสามเหลี่ยมจะได้เป็นขอบของพัลส์ เมื่อเทียบกับ แบบสัญญาณฟันเลื่อย ที่ใช้ความถี่สุ่ม  $f_s$  วิธีนี้ใช้  $2f_s$

นอกจากนี้แล้วยังมีวิธีการสร้างสัญญาณ PWM ที่ไม่จำเป็นต้องให้ความถี่ของสัญญาณฟันเลื่อยคงที่ ตัวอย่างวิธีหนึ่ง ที่ง่ายในการนำไปใช้งานร่วมกับ คอมพิวเตอร์ และมีค่าการผสมทางลึกที่มากขึ้น (Modulation Depth) โดยการใช้การผสม แบบสเปซเวกเตอร์ (Space Vector Modulation)

**2.5 PWM ที่ได้จากการผสมทางลึก (Modulation Depth) สำหรับอินเวอร์เตอร์แบบ 1 เฟสที่** ผสมโดยการเปรียบเทียบ สัญญาณไซน์ และสัญญาณฟันเลื่อย ถ้าเปรียบเทียบ สัญญาณไซน์ที่มีขนาดจาก -2 ถึง +2 กับสัญญาณ สามเหลี่ยมที่มีขนาด -1 ถึง +1 ความสัมพันธ์เชิงเส้นระหว่างสัญญาณขาเข้า และสัญญาณเฉลี่ยขาออก จะหายไป เพราะสัญญาณไซน์มีค่ามากกว่าขนาดสูงสุดของสัญญาณสามเหลี่ยม พัลส์จะมีค่าความกว้างสูงสุด การผสมจะอึดตามตัวอย่างรูปด้านล่าง



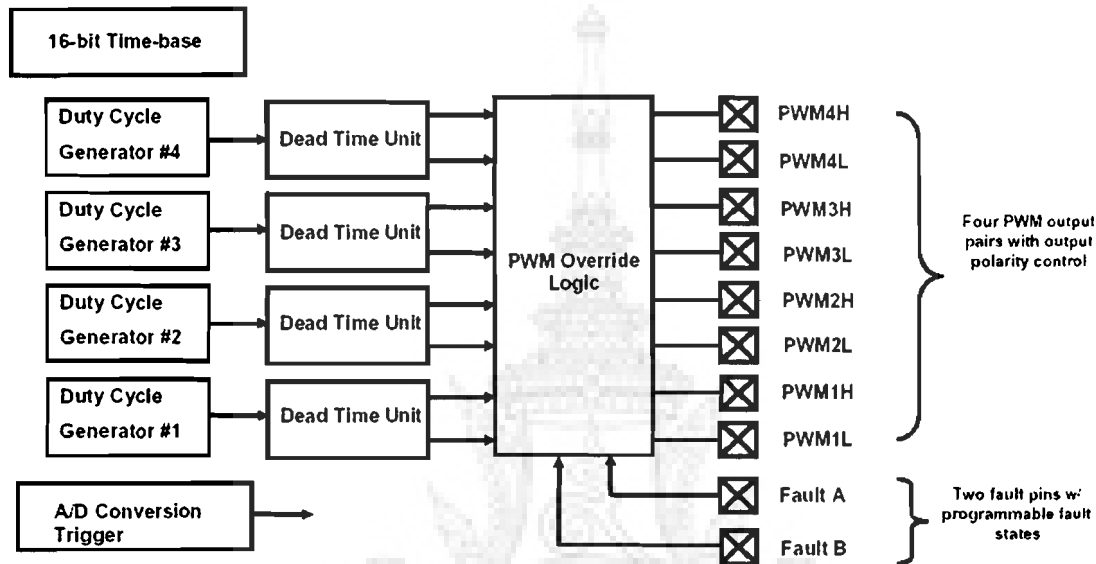
รูปที่ 2.6 แสดงแบบที่ 3 PWM ที่ถูกผสมทางลึก (Modulation Depth) [8]

### บทที่ 3

#### การออกแบบ

##### 3.1 Motor Control PWM Module (MCPWM)

การออกแบบจะใช้ Digital Signal Controller dsPIC อนุกรม 30F โดยใช้ Motor Control PWM Module (MCPWM) แสดงตามรูปด้านล่าง



รูปที่ 3.1 Motor Control PWM Module (MCPWM) [5]

ในการควบคุมการทำงาน โดยมีคุณลักษณะดังนี้

- ฐานเวลาเฉพาะงานมีขนาด  $T_{cy}/2$  แบบ edge resolution
- มี output แบบ Complementary หรือ เลือกเป็น แบบ Independent
- มีส่วนที่สร้างเวลาดาย (Dead time) แบบฮาร์ดแวร์ (Hardware)
- กำหนดขั้ว (polarity) โดยใช้ Configuration bits
- มีรูปแบบ output หลายแบบ
- เปลี่ยนแปลงหรือทำซ้ำได้แบบ manual (Manual override)
- มีขาตรวจสอบข้อบกพร่อง (Fault pins)
- สร้างเหตุการณ์เฉพาะ (Special event trigger) สำหรับ การแปลงสัญญาณ ต่อเนื่องเป็น

สัญญาณเชิงเลขได้ (Analog to digital conversion)

มีหลายๆ อย่างที่น่าสนใจ และนำไปใช้งานได้ง่าย (โดยการเขียนโปรแกรม) ซึ่งการออกแบบการควบคุม PWM แบบเดิมนั้นจะต้องออกแบบส่วนต่างๆ เหล่านี้ขึ้นมาเอง หลายๆ ส่วนมีความยุ่งยากในการออกแบบ และมักจะถูกตัดออก เพื่อให้การออกแบบง่ายขึ้น (แบบเดิมใช้วงจรอิเล็กทรอนิกส์)

dsPIC นี้ สามารถสร้างสัญญาณ PWM ได้ 4 outputs ที่มีคาบ (Period) เดียวกันแต่มี duty cycle ต่างกัน ทำให้สามารถนำไปควบคุมการทำงานแบบ 3 เฟสได้ และมีหน่วย dead time ที่ใช้ป้องกันการลัดวงจร เนื่องจากอุปกรณ์ทำงานพร้อมกัน

นอกจากนี้ยังมีส่วนที่ทำให้มีการเริ่มต้นการทำงานของ A/D ทำให้สามารถอ่านข้อมูลจากอุปกรณ์ตรวจจับ (Sensor)

### 3.2 ฐานเวลาของ MCPWM

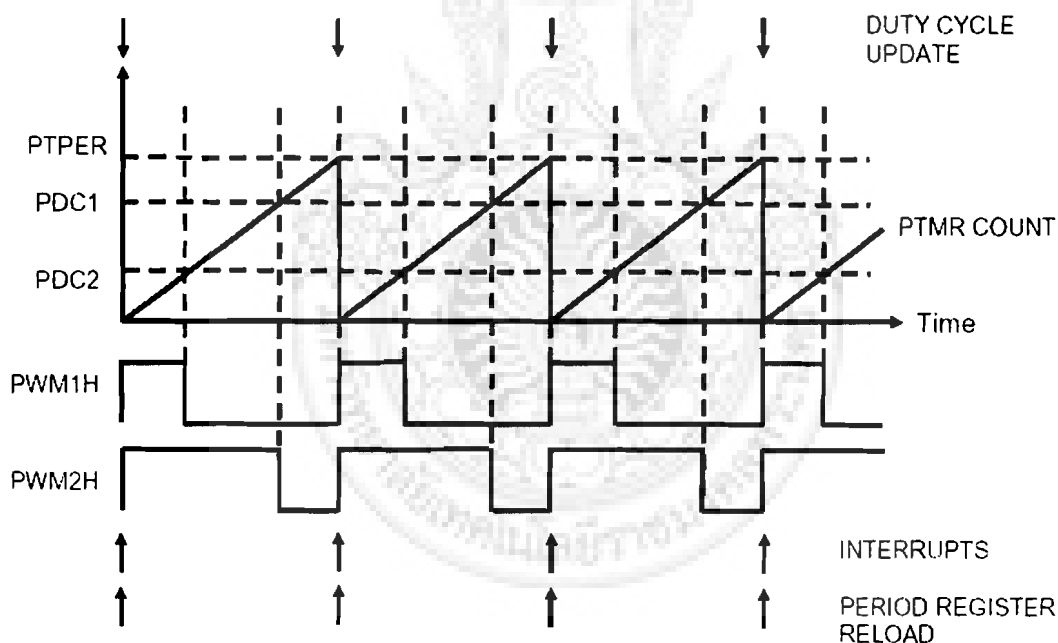
จะใช้ register ขนาด 15 bit (PTCON Register) ตามรูปด้านล่าง

PTCON Register

|        |        |        |        |         |         |        |        |
|--------|--------|--------|--------|---------|---------|--------|--------|
| PTEN   | -      | PTSIDL | -      | -       | -       | -      | -      |
| bit15  | 14     | 13     | 12     | 11      | 10      | 9      | bit8   |
| PTOPS3 | PTOPS2 | PTOPS1 | PTOPS0 | PTCKPS1 | PTCKPS0 | PTMOD1 | PTMOD0 |
| bit7   | 6      | 5      | 4      | 3       | 2       | 1      | bit0   |

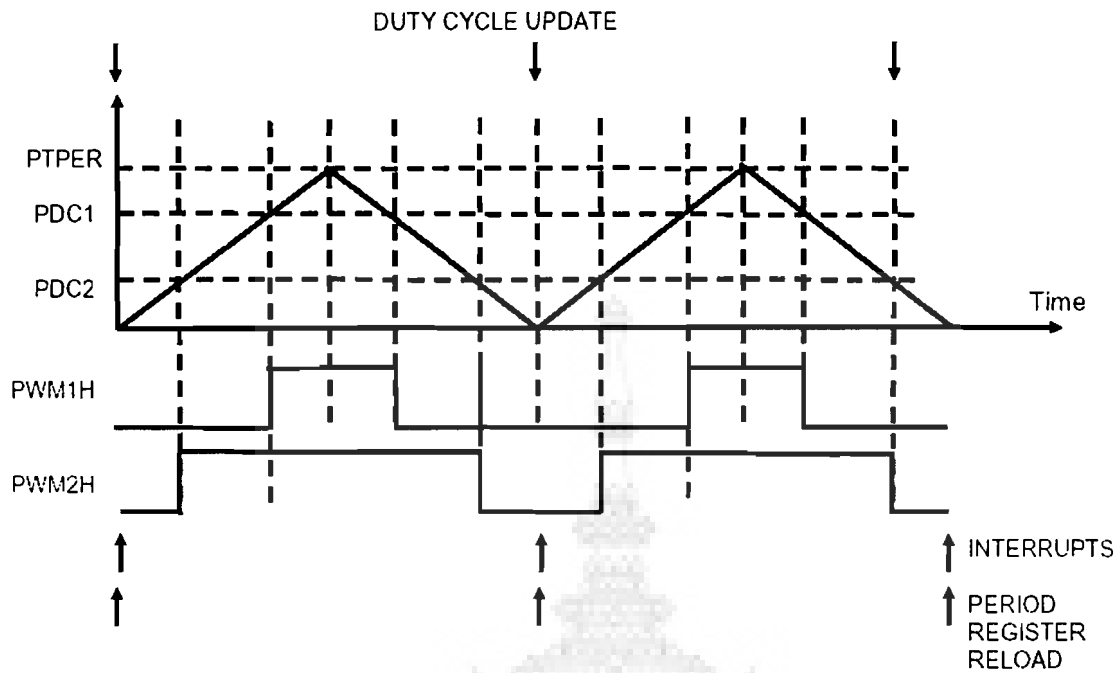
รูปที่ 3.2 PTCON Register [5]

มีการนับขึ้นที่ปรับตามขอบ (Edge align) ตามรูปด้านล่าง



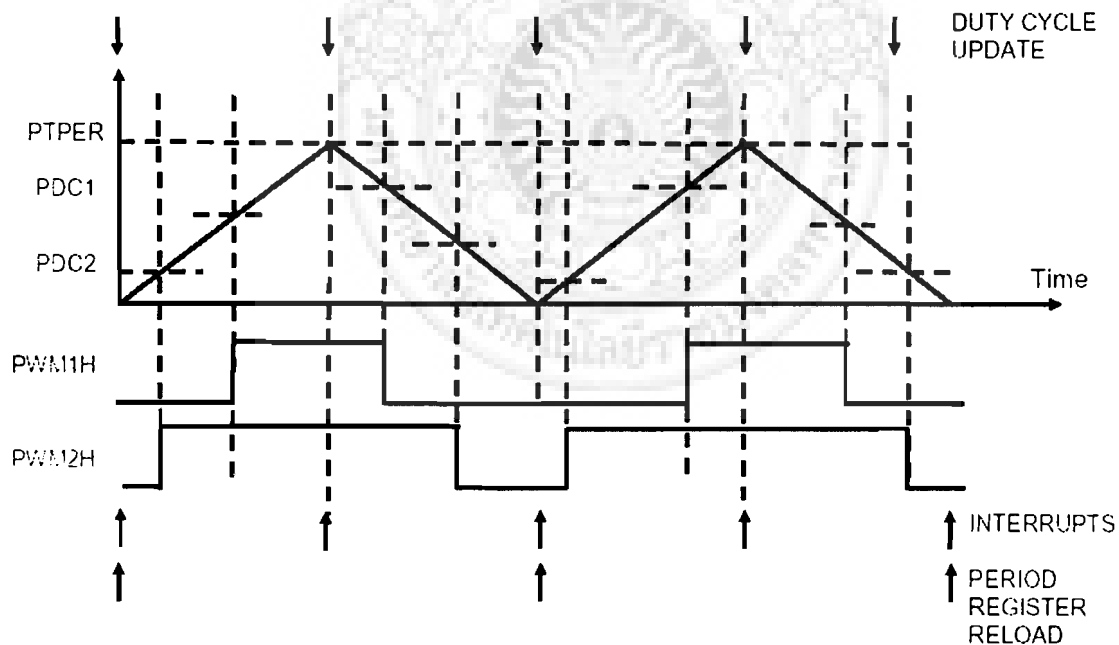
รูปที่ 3.3 แสดงสัญญาณการนับขึ้นที่ปรับตามขอบ (Edge align) [5]

และ มีการนับขึ้นลงที่ปรับตามกึ่งกลาง (Center align) ตามรูปด้านล่าง



รูปที่ 3.4 แสดงสัญญาณการนับขึ้นลงที่ปรับตามกึ่งกลาง (Center align) [5]

และ มีการนับขึ้นลงที่ปรับตามกึ่งกลางที่ปรับปรุงค่าได้ (Center Aligned PWM with Double Update) ตามรูปด้านล่าง



รูปที่ 3.5 แสดงสัญญาณการนับขึ้นลง ที่ปรับตามกึ่งกลางที่มีการ ปรับปรุงค่า 2 ครั้ง (Center Aligned PWM with Double Update) [5]

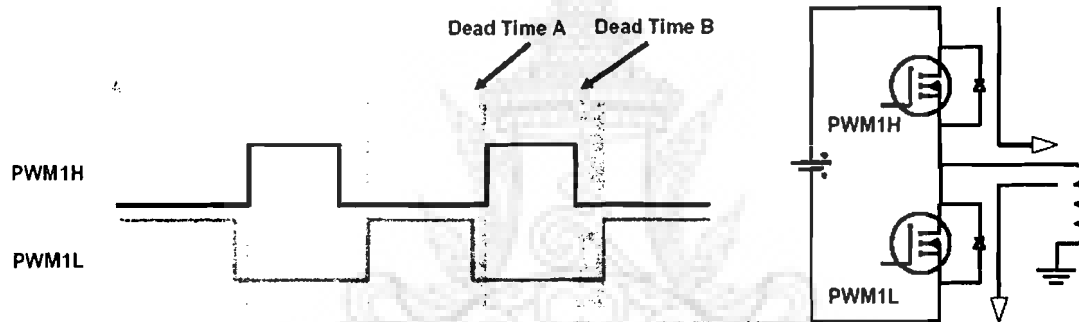
ความละเอียดของ PWM มีขนาด  $T_{cy}/2$  ตัวอย่าง ที่ 20 MIPS จะมีความถี่ 19.5 KHz ที่ 11 bit และ PWM จะ interrupt ทุกๆ 1 - 16 คาบ

มีทางเลือกในการปรับขนาด ( Prescaler options)

ฐานเวลา ถูกสร้างด้วย timer ขนาด 15 bit ที่ชื่อ PTMR register พร้อมกับ prescaler ที่ bit 15 ของ PTMR register ใช้เพื่อกำหนด ทิศของการนับ (0 นับขึ้น และ 1 นับลง) ซึ่งจะใช้ในการปรับแบบ ขอบ และแบบกึ่งกลาง

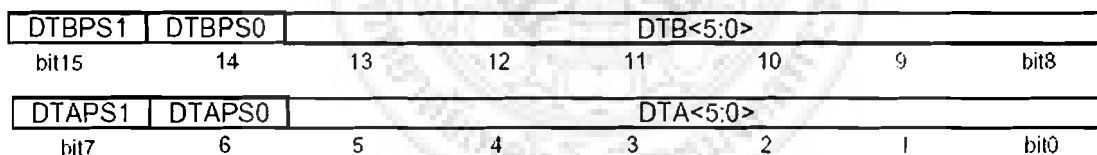
### 3.3 Dead Time Control Register

อีกโมดูลหนึ่งที่น่าสนใจคือ Dead Time Control Register รูปด้านล่างแสดงช่วงเวลาที่เกิด dead time

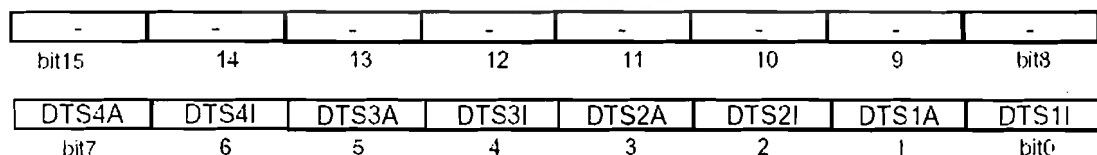


รูปที่ 3.6 แสดงช่วงเวลาของ Dead Time [5]

Dead time จะถูกกำหนดใน Dead Time Register รูปด้านล่างแสดง Dead Time Register ที่มี 2 registers DTCON1

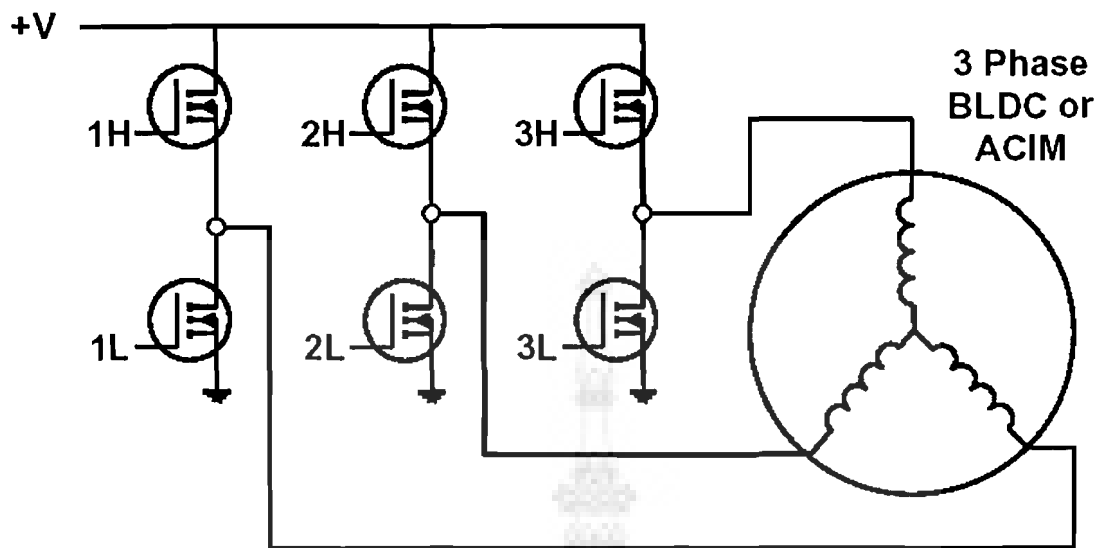


และ DTCON2



รูปที่ 3.7 แสดง Dead Time Register DTCON1 และ DTCON2 [5]

ได้ซึ่งจะใช้ได้กับการออกแบบ แบบ complementary mode ที่ใช้เพื่อป้องกันการลัดวงจรของอุปกรณ์ สวิตช์ รูปด้านล่างแสดง วงจรที่ทำงานแบบ complementary mode



รูปที่ 3.8 แสดงวงจรที่ทำงานแบบ complementary mode [5]

## บทที่ 4

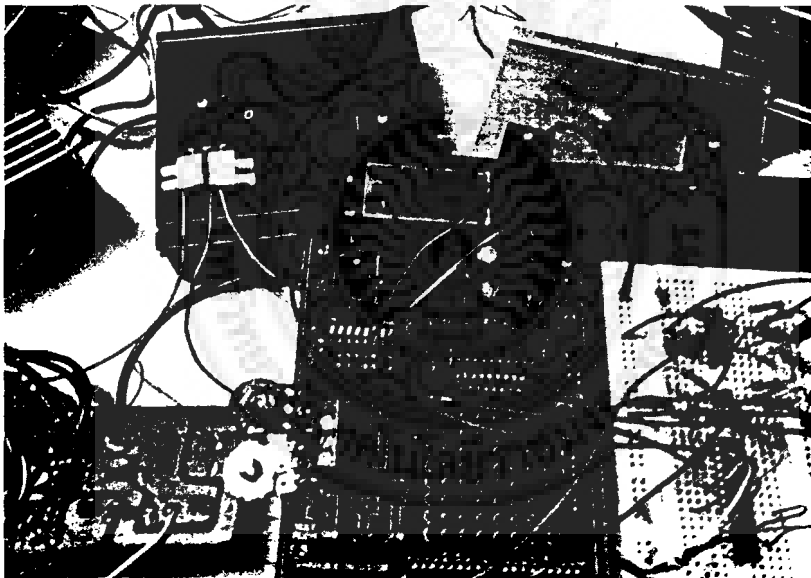
### การออกแบบ ผลการทดลอง สรุปผลของโครงการ

#### 4.1 การออกแบบ

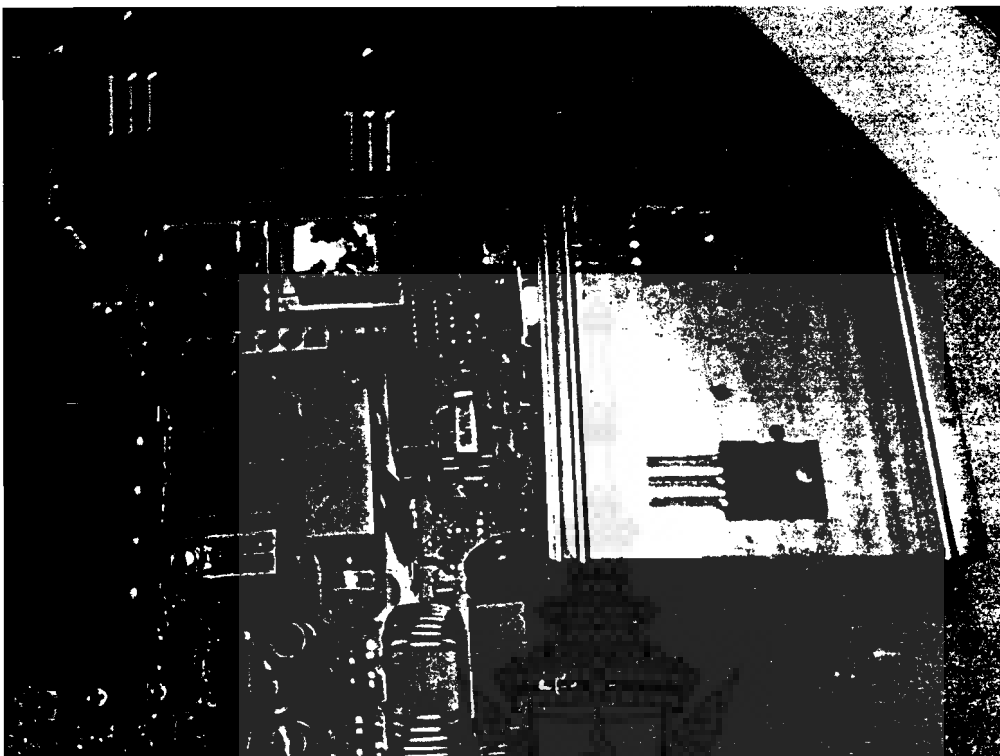
การออกแบบใช้ dsPIC30F2010 Clock ใช้ X-TAL : 7.3728 MHz ทำงานที่สัญญาณนาฬิกา 117.9648 MHz โดยเลือก Mode PLL 16X ใช้ ADC0 เพื่ออ่านค่าอุณหภูมิ ห้องที่ต้องการปรับอากาศ การควบคุมการทำงานของ เครื่องปรับอากาศแบบ 1 เฟส จะใช้ ขาทางออก RE0 สำหรับ PWM1L, ขาทางออก RE2 สำหรับ PWM1H และขา RE8 สำหรับ FLTA เป็นขาตรวจจับข้อผิดพลาด(Fault Pin)

#### 4.2 วิธีการทดลอง

แบ่งเป็น 2 ขั้นตอนเพื่อเปรียบเทียบกัน ตั้งอุณหภูมิที่ต้องการ 25 องศา อุณหภูมิ ห้องเริ่มที่ 29 องศา (เป็นอุณหภูมิเฉลี่ยในช่วงเวลาที่ทดลอง) โดยตอนแรก ติดตั้งระบบ โดยไม่มีระบบควบคุมการทำงาน แบบอินเวอร์เตอร์ ตอนที่ 2 ใช้วงจรควบคุมการทำงานแบบอินเวอร์เตอร์ วัดอุณหภูมิกระแสไฟฟ้าที่ใช้ โดยวัดเทียบกับเวลา

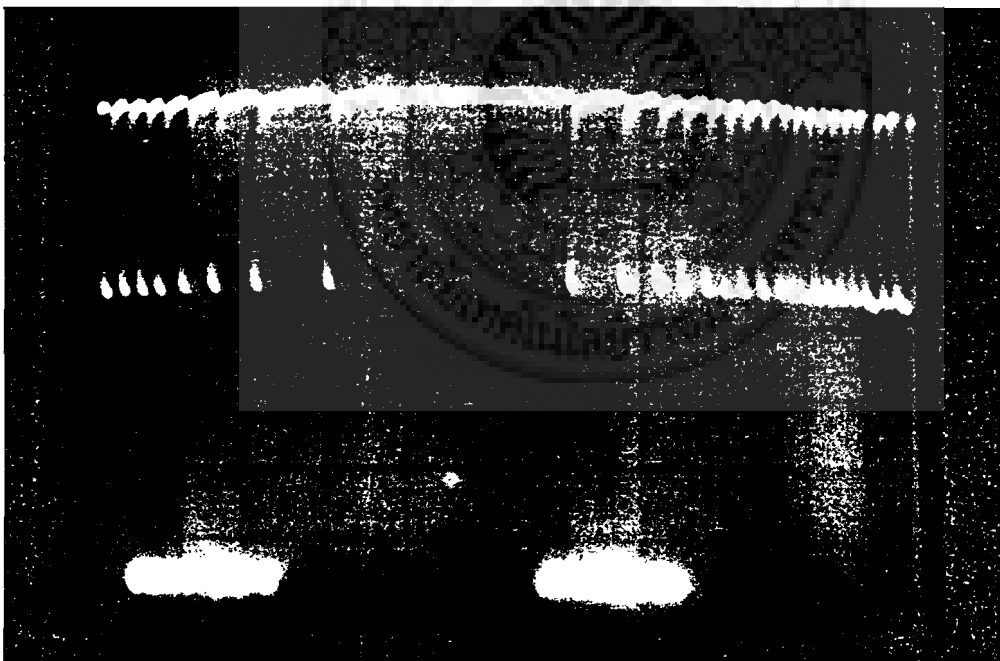


รูปที่ 4.1 รูปแสดงการต่อวงจรส่วนกำลัง ส่วนควบคุม

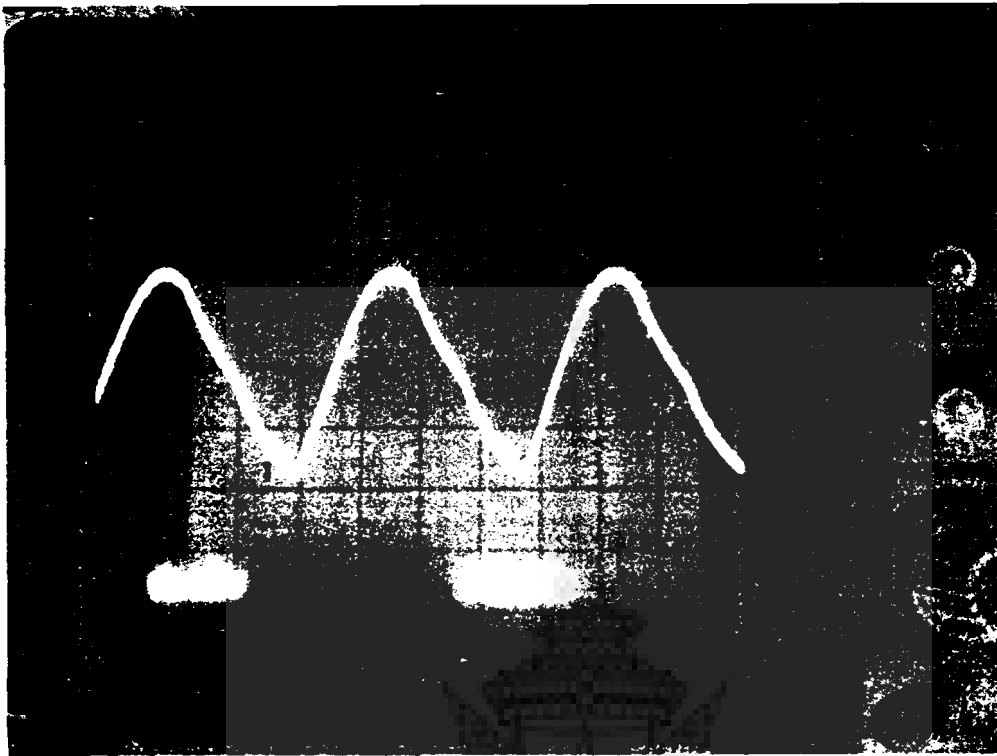


รูปที่ 4.2 ส่วนควบคุมรูปแสดงส่วนอุปกรณ์ที่ใช้ในส่วนกำลัง บนแผ่นระบายความร้อน

4.2 ผลการทดลอง



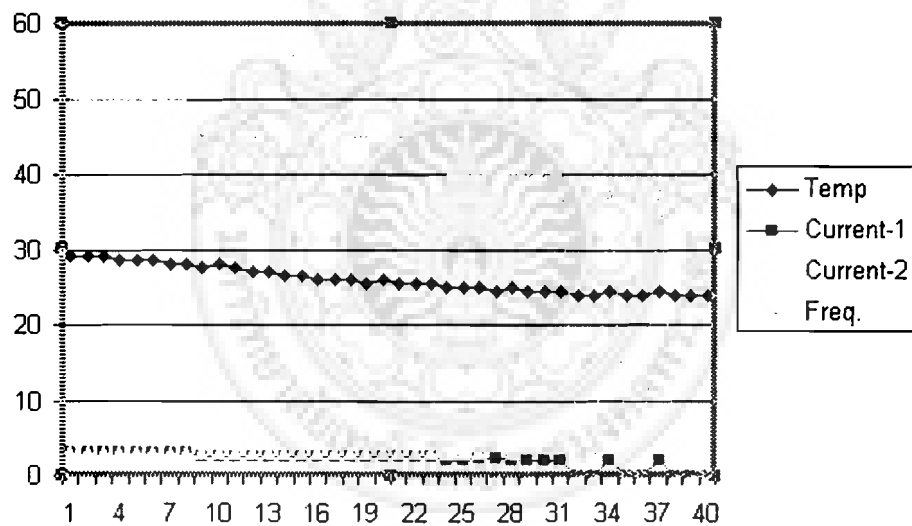
รูปที่ 4.3 รูปแสดงสัญญาณ PWM ที่ได้



รูปที่ 4.4 รูปแสดงสัญญาณ เมื่อผ่านวงจรกรอง  
ผลการทดลองตามตาราง และกราฟด้านล่าง  
ตารางที่ 4.1 แสดงผลการทดลอง

| Temp | Current-1 | Current-2 | Freq. |
|------|-----------|-----------|-------|
| 29   | 3         | 3         | 50    |
| 29   | 3         | 3         | 50    |
| 29   | 3         | 3         | 50    |
| 28.5 | 3         | 3         | 50    |
| 28.5 | 3         | 3         | 50    |
| 28.5 | 3         | 3         | 50    |
| 28   | 3         | 3         | 50    |
| 28   | 3         | 3         | 50    |
| 27.5 | 2.5       | 3         | 45    |
| 28   | 2.5       | 3         | 45    |
| 27.5 | 2.5       | 3         | 45    |
| 27   | 2.5       | 3         | 45    |
| 27   | 2.5       | 3         | 45    |
| 26.5 | 2.5       | 3         | 45    |
| 26.5 | 2.5       | 3         | 45    |
| 26   | 2.5       | 3         | 45    |
| 26   | 2.5       | 3         | 45    |
| 26   | 2.5       | 3         | 45    |
| 25.5 | 2.5       | 3         | 45    |
| 26   | 2.5       | 3         | 45    |
| 25.5 | 2.5       | 3         | 45    |

|      |     |   |    |
|------|-----|---|----|
| 25.5 | 2.5 | 3 | 45 |
| 25.5 | 2.5 | 3 | 45 |
| 25   | 2.2 | 3 | 40 |
| 25   | 2.2 | 3 | 40 |
| 25   | 2.3 | 3 | 40 |
| 24.5 | 2.3 | 0 | 40 |
| 25   | 2.1 | 3 | 40 |
| 24.5 | 2.2 | 0 | 40 |
| 24.5 | 2.2 | 0 | 40 |
| 24.5 | 2.1 | 0 | 40 |
| 24   | 0   | 0 | 0  |
| 24   | 0   | 0 | 0  |
| 24.5 | 2.2 | 0 | 40 |
| 24   | 0   | 0 | 0  |
| 24   | 0   | 0 | 0  |
| 24.5 | 2   | 0 | 40 |
| 24   | 0   | 0 | 0  |
| 24   | 0   | 0 | 0  |
| 24   | 0   | 0 | 0  |



รูปที่ 4.4 กราฟแสดงผลการทดลอง

ตามแนวแกน y เป็นค่าขนาด ตามแนวแกน x เป็นจุดของเวลาที่บันทึกค่าของข้อมูล

Current-1 เป็นกระแสของ compressor เมื่อใช้การควบคุมด้วย inverter

Current-2 เมื่อไม่มีการควบคุมด้วย inverter

Freq. เป็นค่าของความถี่ของ inverter

Temp. เป็นค่าของอุณหภูมิห้องที่วัดที่ คอยล์เย็น (Fan coil unit)

#### 4.3 สรุปผลของโครงการ

จากผลการทดลองตามกราฟด้านบน จะเห็นว่ากระแส (current-1) จะปรับลดลงตามขนาดของความถี่ เพราะแรงดันเฉลี่ยจาก inverter จะลดลงด้วย (กระแสลดลงด้วย) ความถี่จะปรับลดตามช่วงของอุณหภูมิ เมื่ออุณหภูมิถึงจุดที่ตั้งไว้จะหยุดจ่ายกระแสไฟฟ้าที่ป้อนให้ compressor แต่ Current-2 ที่เป็นกระแสที่จ่ายไปที่ compressor มีค่าคงที่ก่อนที่อุณหภูมิ จะถึงค่าตามที่ตั้งไว้ มีการใช้พลังงาน มากกว่า (แรงดันไฟฟ้าคงที่ตามระบบไฟที่ใช้)

สรุปเครื่องปรับอากาศที่ควบคุมด้วยอินเวอร์เตอร์ จะมีการใช้พลังงานลดลงเมื่อเทียบกับระบบที่ไม่ได้ใช้



### เอกสารอ้างอิง

- [1] S.B. Dewan and A. Straughen, "Power Semiconductor Circuits", John Wiley & Sons. Inc., 1975.
- [2] Gopal K. Dubey, "Power Semiconductor Controlled Drives", Prentice-Hall Inc. 1989.
- [3] Bimal K. Bose, "Power Electronics and Variable Frequency Drives", IEEE Press 1997.
- [4] Muhammad H. Rashid, "Power Electronics Circuits, Devices, and Applications", Pearson Education, Inc. 2004.
- [5] "dsPIC30F Reference Manual", dsPIC30F Motor Control PWM Module Document, Microchip Technology Incorporated, 2005.
- [6] "Getting Started with dsPIC30F Digital Signal Controllers User's Guide, Microchip Technology Incorporated, 2005.
- [7] "dsPIC30F2010 Data Sheet 28-pin High-Performance Digital Signal Controllers", Microchip Technology Incorporated, 2005.
- [8] [http://www.powerdesigners.com/InfoWeb/design\\_center/articles/PWM/pwm.shtml](http://www.powerdesigners.com/InfoWeb/design_center/articles/PWM/pwm.shtml) (20 Sept. 2007).



ภาคผนวก





# **dsPIC30F2010**

## **Data Sheet**

28-pin High-Performance  
Digital Signal Controllers

---

**Note the following details of the code protection feature on Microchip devices:**

- Microchip products meet the specification contained in their particular Microchip Data Sheet.
- Microchip believes that its family of products is one of the most secure families of its kind on the market today, when used in the intended manner and under normal conditions.
- There are dishonest and possibly illegal methods used to breach the code protection feature. All of these methods, to our knowledge, require using the Microchip products in a manner outside the operating specifications contained in Microchip's Data Sheets. Most likely, the person doing so is engaged in theft of intellectual property.
- Microchip is willing to work with the customer who is concerned about the integrity of their code.
- Neither Microchip nor any other semiconductor manufacturer can guarantee the security of their code. Code protection does not mean that we are guaranteeing the product as "unbreakable."

Code protection is constantly evolving. We at Microchip are committed to continuously improving the code protection features of our products. Attempts to break Microchip's code protection feature may be a violation of the Digital Millennium Copyright Act. If such acts allow unauthorized access to your software or other copyrighted work, you may have a right to sue for relief under that Act.

---

Information contained in this publication regarding device applications and the like is intended through suggestion only and may be superseded by updates. It is your responsibility to ensure that your application meets with your specifications. No representation or warranty is given and no liability is assumed by Microchip Technology Incorporated with respect to the accuracy or use of such information, or infringement of patents or other intellectual property rights arising from such use or otherwise. Use of Microchip's products as critical components in life support systems is not authorized except with express written approval by Microchip. No licenses are conveyed, implicitly or otherwise, under any intellectual property rights.

#### Trademarks

The Microchip name and logo, the Microchip logo, Accuron, dsPIC, KEELoQ, microID, MPLAB, PIC, PICmicro, PICSTART, PRO MATE, PowerSmart, rPIC, and SmartShunt are registered trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

Amplab, FilterLab, Migratable Memory, MXDEV, MXLAB, PICMASTER, SEEVAL, SmartSensor and The Embedded Control Solutions Company are registered trademarks of Microchip Technology Incorporated in the U.S.A.

Analog-for-the-Digital Age, Application Maestro, dsPICDEM, dsPICDEM.net, dsPICworks, ECAN, ECONOMONITOR, FanSense, FlexROM, fuzzyLAB, In-Circuit Serial Programming, ICSP, ICEPIC, MPASM, MPLIB, MPLINK, MPSIM, PICkit, PICDEM, PICDEM.net, PICLAB, PICtail, PowerCal, PowerInfo, PowerMate, PowerTool, rLAB, rPICDEM, Select Mode, Smart Serial, SmartTel and Total Endurance are trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

SQTP is a service mark of Microchip Technology Incorporated in the U.S.A.

All other trademarks mentioned herein are property of their respective companies.

© 2004, Microchip Technology Incorporated, Printed in the U.S.A., All Rights Reserved.

 Printed on recycled paper. 11/12/04

**QUALITY MANAGEMENT SYSTEM  
CERTIFIED BY DNV  
== ISO/TS 16949:2002 ==**

*Microchip received ISO/TS-16949:2002 quality system certification for its worldwide headquarters, design and wafer fabrication facilities in Chandler and Tempe, Arizona and Mountain View, California in October 2003. The Company's quality system processes and procedures are for its PICmicro® 8-bit MCUs, KEELoQ® code hopping devices, Serial EEPROMs, microperipherals, non-volatile memory and analog products. In addition, Microchip's quality system for the design and manufacture of development systems is ISO 9001:2000 certified.*



# dsPIC30F2010

## 28-pin dsPIC30F2010 Enhanced Flash 16-bit Digital Signal Controller

**Note:** This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the *dsPIC30F Family Reference Manual* (DS70046). For more information on the device instruction set and programming, refer to the *dsPIC30F Programmer's Reference Manual* (DS70030).

### High-Performance Modified RISC CPU:

- Modified Harvard architecture
- C compiler optimized instruction set architecture
- 84 base instructions with flexible addressing modes
- 24-bit wide instructions, 16-bit wide data path
- 12 Kbytes on-chip Flash program space
- 512 bytes on-chip data RAM
- 1 Kbyte non-volatile data EEPROM
- 16 x 16-bit working register array
- Up to 30 MIPS operation:
  - DC to 40 MHz external clock input
  - 4 MHz-10 MHz oscillator input with PLL active (4x, 8x, 16x)
- 27 interrupt sources
- Three external interrupt sources
- 8 user selectable priority levels for each interrupt
- 4 processor exceptions and software traps

### DSP Engine Features:

- Modulo and Bit-Reversed modes
- Two, 40-bit wide accumulators with optional saturation logic
- 17-bit x 17-bit single cycle hardware fractional/integer multiplier
- Single cycle Multiply-Accumulate (MAC) operation
- 40-stage Barrel Shifter
- Dual data fetch

### Peripheral Features:

- High current sink/source I/O pins: 25 mA/25 mA
- Three 16-bit timers/counters; optionally pair up 16-bit timers into 32-bit timer modules
- Four 16-bit Capture input functions
- Two 16-bit Compare/PWM output functions
  - Dual Compare mode available
- 3-wire SPI™ modules (supports 4 Frame modes)
- I<sup>2</sup>C™ module supports Multi-Master/Slave mode and 7-bit/10-bit addressing
- Addressable UART modules with FIFO buffers

### Motor Control PWM Module Features:

- 6 PWM output channels
  - Complementary or Independent Output modes
  - Edge and Center Aligned modes
- 4 duty cycle generators
- Dedicated time base with 4 modes
- Programmable output polarity
- Dead time control for Complementary mode
- Manual output control
- Trigger for synchronized A/D conversions

### Quadrature Encoder Interface Module Features:

- Phase A, Phase B and Index Pulse input
- 16-bit up/down position counter
- Count direction status
- Position Measurement (x2 and x4) mode
- Programmable digital noise filters on inputs
- Alternate 16-bit Timer/Counter mode
- Interrupt on position counter rollover/underflow

### Analog Features:

- 10-bit Analog-to-Digital Converter (A/D) with:
  - 500 Ksps (for 10-bit A/D) conversion rate
  - Six input channels
  - Conversion available during Sleep and Idle
- Programmable Brown-out Detection and Reset generation

# dsPIC30F2010

## Special Microcontroller Features:

- Enhanced Flash program memory:
  - 10,000 erase/write cycle (min.) for industrial temperature range, 100K (typical)
- Data EEPROM memory:
  - 100,000 erase/write cycle (min.) for industrial temperature range, 1M (typical)
- Self-reprogrammable under software control
- Power-on Reset (POR), Power-up Timer (PWRT) and Oscillator Start-up Timer (OST)
- Flexible Watchdog Timer (WDT) with on-chip low power RC oscillator for reliable operation
- Fail-Safe clock monitor operation

- Detects clock failure and switches to on-chip low power RC oscillator
- Programmable code protection
- In-Circuit Serial Programming™ (ICSP™)
- Selectable Power Management modes
  - Sleep, Idle and Alternate Clock modes

## CMOS Technology:

- Low power, high speed Flash technology
- Wide operating voltage range (2.5V to 5.5V)
- Industrial and Extended temperature ranges
- Low power consumption

## dsPIC30F Motor Control and Power Conversion Family\*

| Device       | Pins  | Program Mem. Bytes/ Instructions | SRAM Bytes | EEPROM Bytes | Timer 16-bit | Input Cap | Output Comp/Std PWM | Motor Control PWM | A/D 10-bit 500 Ksps | Quad Enc | UART | SPI™ | I <sup>2</sup> C™ | CAN |
|--------------|-------|----------------------------------|------------|--------------|--------------|-----------|---------------------|-------------------|---------------------|----------|------|------|-------------------|-----|
| dsPIC30F2010 | 28    | 12K/4K                           | 512        | 1024         | 3            | 4         | 2                   | 6 ch              | 6 ch                | Yes      | 1    | 1    | 1                 | -   |
| dsPIC30F3010 | 28    | 24K/8K                           | 1024       | 1024         | 5            | 4         | 2                   | 6 ch              | 6 ch                | Yes      | 1    | 1    | 1                 | -   |
| dsPIC30F4012 | 28    | 48K/16K                          | 2048       | 1024         | 5            | 4         | 2                   | 6 ch              | 6 ch                | Yes      | 1    | 1    | 1                 | 1   |
| dsPIC30F3011 | 40/44 | 24K/8K                           | 1024       | 1024         | 5            | 4         | 4                   | 6 ch              | 9 ch                | Yes      | 2    | 1    | 1                 | -   |
| dsPIC30F4011 | 40/44 | 48K/16K                          | 2048       | 1024         | 5            | 4         | 4                   | 6 ch              | 9 ch                | Yes      | 2    | 1    | 1                 | 1   |
| dsPIC30F5015 | 64    | 66K/22K                          | 2048       | 1024         | 5            | 4         | 4                   | 8 ch              | 16 ch               | Yes      | 1    | 2    | 1                 | 1   |
| dsPIC30F6010 | 80    | 144K/48K                         | 8192       | 4096         | 5            | 8         | 8                   | 8 ch              | 16 ch               | Yes      | 2    | 2    | 1                 | 2   |

\* This table provides a summary of the dsPIC30F2010 peripheral features. Other available devices in the dsPIC30F Motor Control and Power Conversion Family are shown for feature comparison.

## Pin Diagrams

### 28-Pin SDIP and SOIC

|                                 |    |    |                            |
|---------------------------------|----|----|----------------------------|
| MCLR                            | 1  | 28 | AVDD                       |
| EMUD3/AN0/VREF-/CN2/RB0         | 2  | 27 | AVSS                       |
| EMUC3/AN1/VREF-/CN3/RB1         | 3  | 26 | PWM1L/RE0                  |
| AN2/SS1/CN4/RB2                 | 4  | 25 | PWM1H/RE1                  |
| AN3/INDX/CN5/RB3                | 5  | 24 | PWM2L/RE2                  |
| AN4/QEA/IC7/CN6/RB4             | 6  | 23 | PWM2H/RE3                  |
| AN5/QEB/IC8/CN7/RB5             | 7  | 22 | PWM3L/RE4                  |
| VSS                             | 8  | 21 | PWM3H/RE5                  |
| OSC1/CLKI                       | 9  | 20 | VDD                        |
| OSC2/CLKO/RC15                  | 10 | 19 | VSS                        |
| EMUD1/SOSC/I2CK/U1ATX/CN1/RC13  | 11 | 18 | PGC/EMUC/U1RX/SDI1/SDA/RF2 |
| EMUC1/SOSCO/T1CK/U1ARX/CN0/RC14 | 12 | 17 | PGD/EMUD/U1TX/SDO1/SCL/RF3 |
| VDD                             | 13 | 16 | FLTA/INT0/SCK1/OCFA/RE8    |
| EMUD2/OC2/IC2/INT2/RD1          | 14 | 15 | EMUC2/OC1/IC1/INT1/RD0     |

### 28-Pin QFN

|                            |    |                            |    |
|----------------------------|----|----------------------------|----|
| EMUC3/AN1/VREF-/CN3/RB1    | 28 | EMUC2/OC1/IC1/INT1/RD0     | 15 |
| EMUD3/AN0/VREF+/CN2/RB0    | 27 | FLTA/INT0/SCK1/OCFA/RE8    | 14 |
| MCLR                       | 26 | PGD/EMUD/U1TX/SDO1/SCL/RF3 | 13 |
| AVDD                       | 25 | EMUC2/OC2/IC2/INT2/RD1     | 12 |
| AVSS                       | 24 | EMUD2/OC2/IC2/INT2/RD1     | 11 |
| PWM1L/RE0                  | 23 | VDD                        | 10 |
| PWM1H/RE1                  | 22 | VSS                        | 9  |
| PWM2L/RE2                  | 21 | OSC2/CLKO/RC15             | 8  |
| PWM2H/RE3                  | 20 | OSC1/CLKIN                 | 7  |
| PWM3L/RE4                  | 19 | AN5/QEB/IC8/CN7/RB5        | 6  |
| PWM3H/RE5                  | 18 | VSS                        | 5  |
| VDD                        | 17 | AN4/QEA/IC7/CN6/RB4        | 4  |
| VSS                        | 16 | AN3/INDX/CN5/RB3           | 3  |
| PGC/EMUC/U1RX/SDI1/SDA/RF2 | 15 | AN2/SS1/CN4/RB2            | 2  |
|                            |    | dsPIC30F2010               | 1  |

# dsPIC30F2010

## Table of Contents

|                                                                       |     |
|-----------------------------------------------------------------------|-----|
| 1.0 Device Overview .....                                             | 5   |
| 2.0 CPU Architecture Overview.....                                    | 9   |
| 3.0 Memory Organization .....                                         | 19  |
| 4.0 Address Generator Units.....                                      | 31  |
| 5.0 Interrupts .....                                                  | 37  |
| 6.0 Flash Program Memory.....                                         | 43  |
| 7.0 Data EEPROM Memory .....                                          | 49  |
| 8.0 I/O Ports .....                                                   | 53  |
| 9.0 Timer1 Module .....                                               | 57  |
| 10.0 Timer2/3 Module .....                                            | 61  |
| 11.0 Input Capture Module.....                                        | 67  |
| 12.0 Output Compare Module.....                                       | 71  |
| 13.0 Quadrature Encoder Interface (QE1) Module .....                  | 75  |
| 14.0 Motor Control PWM Module .....                                   | 81  |
| 15.0 SPI™ Module .....                                                | 91  |
| 16.0 I2C Module .....                                                 | 95  |
| 17.0 Universal Asynchronous Receiver Transmitter (UART) Module .....  | 103 |
| 18.0 10-bit High Speed Analog-to-Digital Converter (A/D) Module ..... | 111 |
| 19.0 System Integration .....                                         | 119 |
| 20.0 Instruction Set Summary .....                                    | 133 |
| 21.0 Development Support.....                                         | 141 |
| 22.0 Electrical Characteristics .....                                 | 147 |
| 23.0 Packaging Information.....                                       | 187 |
| On-Line Support.....                                                  | 197 |
| Systems Information and Upgrade Hot Line .....                        | 197 |
| Reader Response .....                                                 | 198 |
| Product Identification System.....                                    | 199 |

## TO OUR VALUED CUSTOMERS

It is our intention to provide our valued customers with the best documentation possible to ensure successful use of your Microchip products. To this end, we will continue to improve our publications to better suit your needs. Our publications will be refined and enhanced as new volumes and updates are introduced.

If you have any questions or comments regarding this publication, please contact the Marketing Communications Department via E-mail at [docerrors@mail.microchip.com](mailto:docerrors@mail.microchip.com) or fax the Reader Response Form in the back of this data sheet to (480) 792-4150. We welcome your feedback.

### Most Current Data Sheet

To obtain the most up-to-date version of this data sheet, please register at our Worldwide Web site at:

<http://www.microchip.com>

You can determine the version of a data sheet by examining its literature number found on the bottom outside corner of any page. The last character of the literature number is the version number, (e.g., DS30000A is version A of document DS30000).

### Errata

An errata sheet, describing minor operational differences from the data sheet and recommended workarounds, may exist for current devices. As device/documentation issues become known to us, we will publish an errata sheet. The errata will specify the revision of silicon and revision of document to which it applies.

To determine if an errata sheet exists for a particular device, please check with one of the following:

- Microchip's Worldwide Web site; <http://www.microchip.com>
- Your local Microchip sales office (see last page)
- The Microchip Corporate Literature Center; U.S. FAX: (480) 792-7277

When contacting a sales office or the literature center, please specify which device, revision of silicon and data sheet (include literature number) you are using.

### Customer Notification System

Register on our web site at [www.microchip.com/cn](http://www.microchip.com/cn) to receive the most current information on all of our products.

## 1.0 DEVICE OVERVIEW

**Note:** This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the *dsPIC30F Family Reference Manual* (DS70046). For more information on the device instruction set and programming, refer to the *dsPIC30F Programmer's Reference Manual* (DS70030).

This document contains device specific information for the dsPIC30F2010 device. The dsPIC30F devices contain extensive Digital Signal Processor (DSP) functionality within a high-performance 16-bit microcontroller (MCU) architecture. Figure 1-1 shows a device block diagram for the dsPIC30F2010 device.



# dsPIC30F2010

FIGURE 1-1: dsPIC30F2010 BLOCK DIAGRAM

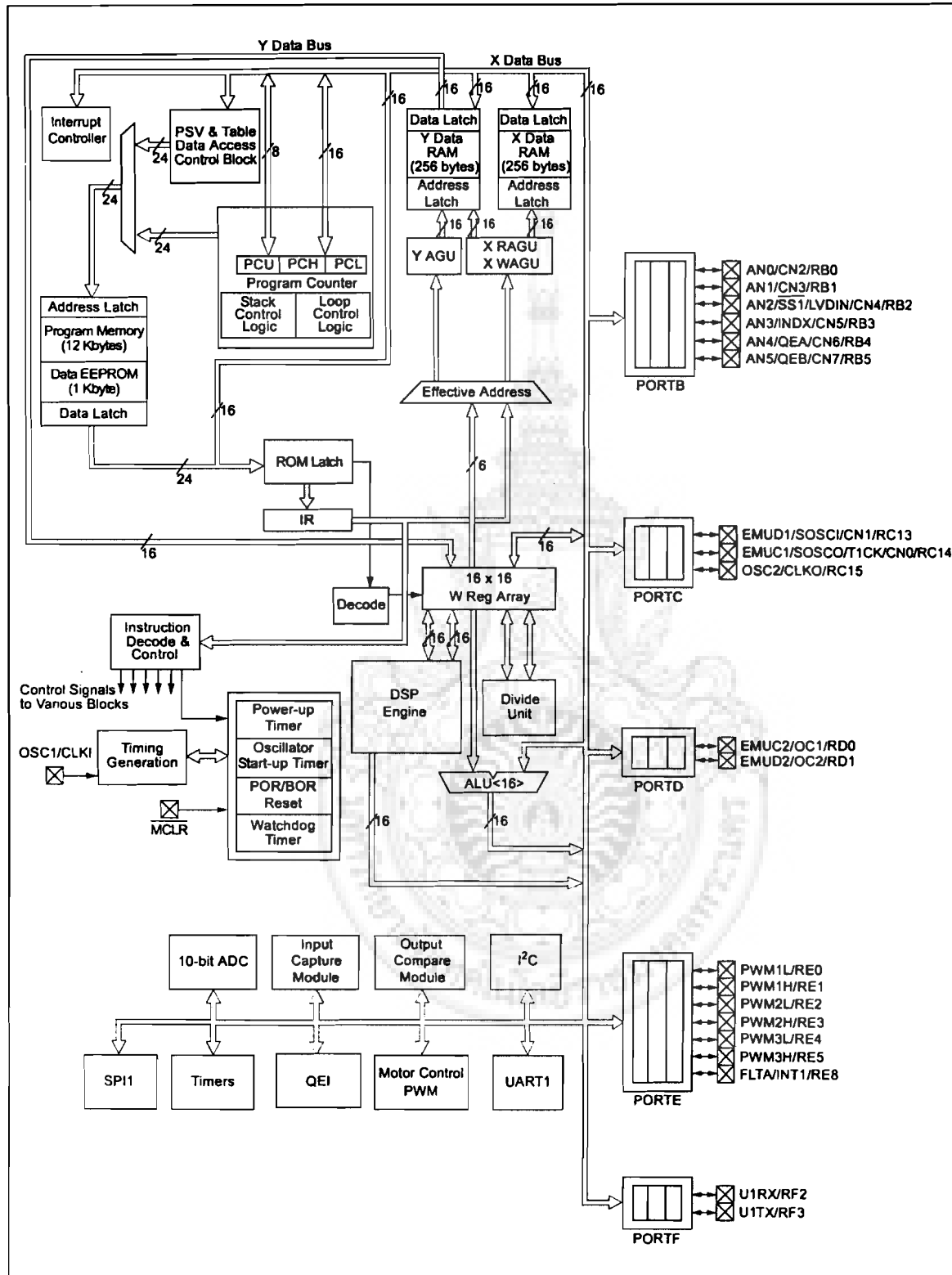


Table 1-1 provides a brief description of device I/O pinouts and the functions that may be multiplexed to a port pin. Multiple functions may exist on one port pin. When multiplexing occurs, the peripheral module's functional requirements may force an override of the data direction of the port pin.

**TABLE 1-1: PINOUT I/O DESCRIPTIONS**

| Pin Name           | Pin Type | Buffer Type | Description                                                                                                                                                                        |
|--------------------|----------|-------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| AN0-AN5            | I        | Analog      | Analog input channels.                                                                                                                                                             |
| AVDD               | P        | P           | Positive supply for analog module.                                                                                                                                                 |
| AVSS               | P        | P           | Ground reference for analog module.                                                                                                                                                |
| CLKI               | I        | ST/CMOS     | External clock source input. Always associated with OSC1 pin function.                                                                                                             |
| CLKO               | O        | —           | Oscillator crystal output. Connects to crystal or resonator in Crystal Oscillator mode. Optionally functions as CLKO in RC and EC modes. Always associated with OSC2 pin function. |
| CN0-CN7            | I        | ST          | Input change notification inputs.<br>Can be software programmed for internal weak pull-ups on all inputs.                                                                          |
| EMUD               | I/O      | ST          | ICD Primary Communication Channel data input/output pin.                                                                                                                           |
| EMUC               | I/O      | ST          | ICD Primary Communication Channel clock input/output pin.                                                                                                                          |
| EMUD1              | I/O      | ST          | ICD Secondary Communication Channel data input/output pin.                                                                                                                         |
| EMUC1              | I/O      | ST          | ICD Secondary Communication Channel clock input/output pin.                                                                                                                        |
| EMUD2              | I/O      | ST          | ICD Tertiary Communication Channel data input/output pin.                                                                                                                          |
| EMUC2              | I/O      | ST          | ICD Tertiary Communication Channel clock input/output pin.                                                                                                                         |
| EMUD3              | I/O      | ST          | ICD Quaternary Communication Channel data input/output pin.                                                                                                                        |
| EMUC3              | I/O      | ST          | ICD Quaternary Communication Channel clock input/output pin.                                                                                                                       |
| IC1, IC2, IC7, IC8 | I        | ST          | Capture inputs. The dsPIC30F2010 has 4 capture inputs. The inputs are numbered for consistency with the inputs on larger device variants.                                          |
| INDX               | I        | ST          | Quadrature Encoder Index Pulse input.                                                                                                                                              |
| QEA                | I        | ST          | Quadrature Encoder Phase A input in QE1 mode.                                                                                                                                      |
| QEB                | I        | ST          | Auxiliary Timer External Clock/Gate input in Timer mode.<br>Quadrature Encoder Phase A input in QE1 mode.<br>Auxiliary Timer External Clock/Gate input in Timer mode.              |
| INT0               | I        | ST          | External interrupt 0                                                                                                                                                               |
| INT1               | I        | ST          | External interrupt 1                                                                                                                                                               |
| INT2               | I        | ST          | External interrupt 2                                                                                                                                                               |
| FLTA               | I        | ST          | PWM Fault A input                                                                                                                                                                  |
| PWM1L              | O        | —           | PWM 1 Low output                                                                                                                                                                   |
| PWM1H              | O        | —           | PWM 1 High output                                                                                                                                                                  |
| PWM2L              | O        | —           | PWM 2 Low output                                                                                                                                                                   |
| PWM2H              | O        | —           | PWM 2 High output                                                                                                                                                                  |
| PWM3L              | O        | —           | PWM 3 Low output                                                                                                                                                                   |
| PWM3H              | O        | —           | PWM 3 High output                                                                                                                                                                  |
| MCLR               | I/P      | ST          | Master Clear (Reset) input or programming voltage input. This pin is an active low Reset to the device.                                                                            |
| OCFA               | I        | ST          | Compare Fault A input (for Compare channels 1, 2, 3 and 4).                                                                                                                        |
| OC1-OC2            | O        | —           | Compare outputs.                                                                                                                                                                   |
| OSC1               | I        | ST/CMOS     | Oscillator crystal input. ST buffer when configured in RC mode; CMOS otherwise.                                                                                                    |
| OSC2               | I/O      | —           | Oscillator crystal output. Connects to crystal or resonator in Crystal Oscillator mode. Optionally functions as CLKO in RC and EC modes.                                           |

Legend: CMOS =CMOS compatible input or output Analog= Analog input  
 ST =Schmitt Trigger input with CMOS levels O= Output  
 I =Input P = Power

# dsPIC30F2010

**TABLE 1-1: PINOUT I/O DESCRIPTIONS (CONTINUED)**

| Pin Name     | Pin Type | Buffer Type | Description                                                                                      |
|--------------|----------|-------------|--------------------------------------------------------------------------------------------------|
| PGD          | I/O      | ST          | In-Circuit Serial Programming data input/output pin.                                             |
| PGC          | I        | ST          | In-Circuit Serial Programming clock input pin.                                                   |
| RB0-RB5      | I/O      | ST          | PORTB is a bidirectional I/O port.                                                               |
| RC13-RC14    | I/O      | ST          | PORTC is a bidirectional I/O port.                                                               |
| RD0-RD1      | I/O      | ST          | PORTD is a bidirectional I/O port.                                                               |
| RE0-RE5, RE8 | I/O      | ST          | PORTE is a bidirectional I/O port.                                                               |
| RF2, RF3     | I/O      | ST          | PORTF is a bidirectional I/O port.                                                               |
| SCK1         | I/O      | ST          | Synchronous serial clock input/output for SPI™ #1.                                               |
| SDI1         | I        | ST          | SPI #1 Data In.                                                                                  |
| SDO1         | O        | —           | SPI #1 Data Out.                                                                                 |
| SS1          | I        | ST          | SPI #1 Slave Synchronization.                                                                    |
| SCL          | I/O      | ST          | Synchronous serial clock input/output for I <sup>2</sup> C.                                      |
| SDA          | I/O      | ST          | Synchronous serial data input/output for I <sup>2</sup> C.                                       |
| SOSCO        | O        | —           | 32 kHz low power oscillator crystal output.                                                      |
| SOSCI        | I        | ST/CMOS     | 32 kHz low power oscillator crystal input. ST buffer when configured in RC mode; CMOS otherwise. |
| T1CK         | I        | ST          | Timer1 external clock input.                                                                     |
| T2CK         | I        | ST          | Timer2 external clock input.                                                                     |
| U1RX         | I        | ST          | UART1 Receive.                                                                                   |
| U1TX         | O        | —           | UART1 Transmit.                                                                                  |
| U1ARX        | I        | ST          | UART1 Alternate Receive.                                                                         |
| U1ATX        | O        | —           | UART1 Alternate Transmit.                                                                        |
| VDD          | P        | —           | Positive supply for logic and I/O pins.                                                          |
| VSS          | P        | —           | Ground reference for logic and I/O pins.                                                         |
| VREF+        | I        | Analog      | Analog Voltage Reference (High) input.                                                           |
| VREF-        | I        | Analog      | Analog Voltage Reference (Low) input.                                                            |

Legend: CMOS =CMOS compatible input or output Analog= Analog input  
ST =Schmitt Trigger input with CMOS levels O= Output  
I =Input P = Power

## 2.0 CPU ARCHITECTURE OVERVIEW

**Note:** This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the *dsPIC30F Family Reference Manual* (DS70046). For more information on the device instruction set and programming, refer to the *dsPIC30F Programmer's Reference Manual* (DS70030).

This document provides a summary of the dsPIC30F2010 CPU and peripheral function. For a complete description of this functionality, please refer to the *dsPIC30F Family Reference Manual* (DS70046).

### 2.1 Core Overview

The core has a 24-bit instruction word. The Program Counter (PC) is 23 bits wide with the Least Significant (LS) bit always clear (see Section 3.1), and the Most Significant (MS) bit is ignored during normal program execution, except for certain specialized instructions. Thus, the PC can address up to 4M instruction words of user program space. An instruction pre-fetch mechanism is used to help maintain throughput. Program loop constructs, free from loop count management overhead, are supported using the DO and REPEAT instructions, both of which are interruptible at any point.

The working register array consists of 16x16-bit registers, each of which can act as data, address or offset registers. One working register (W15) operates as a software stack pointer for interrupts and calls.

The data space is 64 Kbytes (32K words) and is split into two blocks, referred to as X and Y data memory. Each block has its own independent Address Generation Unit (AGU). Most instructions operate solely through the X memory AGU, which provides the appearance of a single unified data space. The Multiply-Accumulate (MAC) class of dual source DSP instructions operate through both the X and Y AGUs, splitting the data address space into two parts (see Section 3.2). The X and Y data space boundary is device specific and cannot be altered by the user. Each data word consists of 2 bytes, and most instructions can address data either as words or bytes.

There are two methods of accessing data stored in program memory:

- The upper 32 Kbytes of data space memory can be mapped into the lower half (user space) of program space at any 16K program word boundary, defined by the 8-bit Program Space Visibility Page (PSVPAG) register. This lets any instruction access program space as if it were data space, with a limitation that the access requires an additional cycle. Moreover, only the lower 16 bits of each instruction word can be accessed using this method.

- Linear indirect access of 32K word pages within program space is also possible using any working register, via table read and write instructions. Table read and write instructions can be used to access all 24 bits of an instruction word.

Overhead-free circular buffers (modulo addressing) are supported in both X and Y address spaces. This is primarily intended to remove the loop overhead for DSP algorithms.

The X AGU also supports bit-reversed addressing on destination effective addresses, to greatly simplify input or output data reordering for radix-2 FFT algorithms. Refer to Section 4.0 for details on modulo and bit-reversed addressing.

The core supports Inherent (no operand), Relative, Literal, Memory Direct, Register Direct, Register Indirect, Register Offset and Literal Offset Addressing modes. Instructions are associated with predefined Addressing modes, depending upon their functional requirements.

For most instructions, the core is capable of executing a data (or program data) memory read, a working register (data) read, a data memory write and a program (instruction) memory read per instruction cycle. As a result, 3-operand instructions are supported, allowing  $C = A+B$  operations to be executed in a single cycle.

A DSP engine has been included to significantly enhance the core arithmetic capability and throughput. It features a high speed 17-bit by 17-bit multiplier, a 40-bit ALU, two 40-bit saturating accumulators and a 40-bit bidirectional barrel shifter. Data in the accumulator or any working register can be shifted up to 15 bits right or 16 bits left in a single cycle. The DSP instructions operate seamlessly with all other instructions and have been designed for optimal real-time performance. The MAC class of instructions can concurrently fetch two data operands from memory, while multiplying two W registers. To enable this concurrent fetching of data operands, the data space has been split for these instructions and linear for all others. This has been achieved in a transparent and flexible manner, by dedicating certain working registers to each address space for the MAC class of instructions.

The core does not support a multi-stage instruction pipeline. However, a single stage instruction pre-fetch mechanism is used, which accesses and partially decodes instructions a cycle ahead of execution, in order to maximize available execution time. Most instructions execute in a single cycle, with certain exceptions.

The core features a vectored exception processing structure for traps and interrupts, with 62 independent vectors. The exceptions consist of up to 8 traps (of which 4 are reserved) and 54 interrupts. Each interrupt is prioritized based on a user assigned priority between 1 and 7 (1 being the lowest priority and 7 being the highest) in conjunction with a predetermined 'natural order'. Traps have fixed priorities, ranging from 8 to 15.

# dsPIC30F2010

## 2.2 Programmer's Model

The programmer's model is shown in Figure 2-1 and consists of 16x16-bit working registers (W0 through W15), 2x40-bit accumulators (AccA and AccB), STATUS register (SR), Data Table Page register (TBLPAG), Program Space Visibility Page register (PSVPAG), DO and REPEAT registers (DOSTART, DOEND, DCOUNT and RCOUNT), and Program Counter (PC). The working registers can act as data, address or offset registers. All registers are memory mapped. W0 acts as the W register for file register addressing.

Some of these registers have a shadow register associated with each of them, as shown in Figure 2-1. The shadow register is used as a temporary holding register and can transfer its contents to or from its host register upon the occurrence of an event. None of the shadow registers are accessible directly. The following rules apply for transfer of registers into and out of shadows.

- PUSH.S and POP.S  
W0, W1, W2, W3, SR (DC, N, OV, Z and C bits only) are transferred.
- DO instruction  
DOSTART, DOEND, DCOUNT shadows are pushed on loop start, and popped on loop end.

When a byte operation is performed on a working register, only the Least Significant Byte of the target register is affected. However, a benefit of memory mapped working registers is that both the Least and Most Significant Bytes can be manipulated through byte wide data memory space accesses.

### 2.2.1 SOFTWARE STACK POINTER/ FRAME POINTER

The dsPIC® devices contain a software stack. W15 is the dedicated software stack pointer (SP), and will be automatically modified by exception processing and subroutine calls and returns. However, W15 can be referenced by any instruction in the same manner as all other W registers. This simplifies the reading, writing and manipulation of the stack pointer (e.g., creating stack frames).

**Note:** In order to protect against misaligned stack accesses, W15<0> is always clear.

W15 is initialized to 0x0800 during a Reset. The user may reprogram the SP during initialization to any location within data space.

W14 has been dedicated as a stack frame pointer as defined by the LNK and ULNK instructions. However, W14 can be referenced by any instruction in the same manner as all other W registers.

### 2.2.2 STATUS REGISTER

The dsPIC core has a 16-bit status register (SR), the LS Byte of which is referred to as the SR Low Byte (SRL) and the MS Byte as the SR High Byte (SRH). See Figure 2-1 for SR layout.

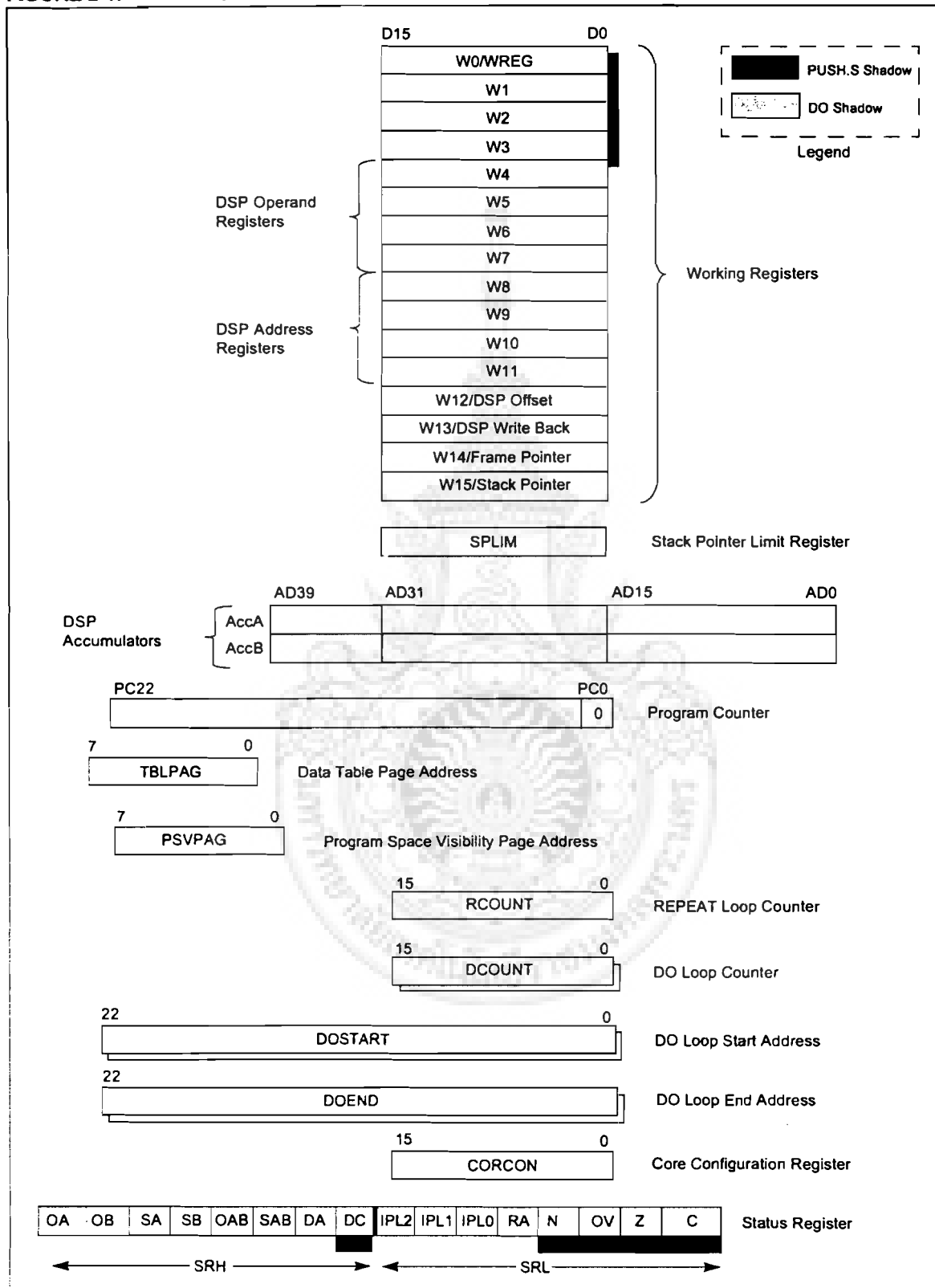
SRL contains all the MCU ALU operation status flags (including the Z bit), as well as the CPU Interrupt Priority Level status bits, IPL<2:0>, and the REPEAT active status bit, RA. During exception processing, SRL is concatenated with the MS Byte of the PC to form a complete word value which is then stacked.

The upper byte of the STATUS register contains the DSP Adder/Subtractor status bits, the DO Loop Active bit (DA) and the Digit Carry (DC) status bit.

### 2.2.3 PROGRAM COUNTER

The Program Counter is 23 bits wide. Bit 0 is always clear. Therefore, the PC can address up to 4M instruction words.

**FIGURE 2-1: PROGRAMMER'S MODEL**



## GT60M303

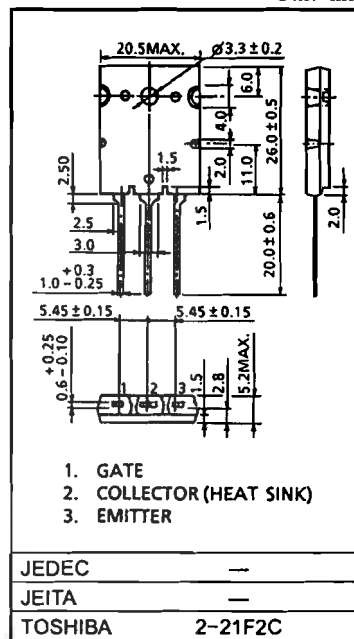
### HIGH POWER SWITCHING APPLICATIONS

- Fourth generation IGBT
- FRD included between emitter and collector
- Enhancement mode type
- High speed IGBT :  $t_f = 0.25\mu s$  (TYP.)  
FRD :  $t_{rr} = 0.7\mu s$  (TYP.)
- Low saturation voltage :  $V_{CE(sat)} = 2.1V$  (TYP.)

### MAXIMUM RATINGS ( $T_a = 25^\circ C$ )

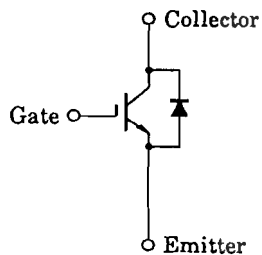
| CHARACTERISTIC                                     | SYMBOL    | RATING     | UNIT       |
|----------------------------------------------------|-----------|------------|------------|
| Collector-Emitter Voltage                          | $V_{CES}$ | 900        | V          |
| Gate-Emitter Voltage                               | $V_{GES}$ | $\pm 25$   | V          |
| Collector Current                                  | DC        | $I_C$      | 60         |
|                                                    | 1ms       | $I_{CP}$   |            |
| Emitter-Collector Forward Current                  | DC        | $I_{ECF}$  | 15         |
|                                                    | 1ms       | $I_{ECFP}$ |            |
| Collector Power Dissipation ( $T_c = 25^\circ C$ ) | $P_C$     | 170        | W          |
| Junction Temperature                               | $T_j$     | 150        | $^\circ C$ |
| Storage Temperature Range                          | $T_{stg}$ | -55~150    | $^\circ C$ |
| Screw Torque                                       | —         | 0.8        | N·m        |

Unit: mm

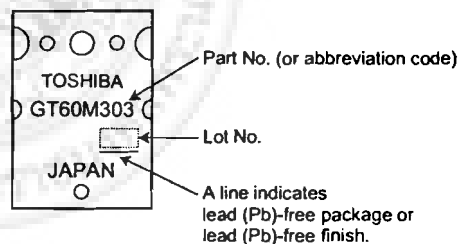


Weight : 9.75g

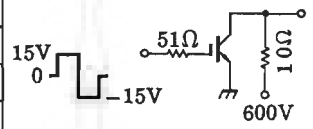
### EQUIVALENT CIRCUIT



### MARKING



**ELECTRICAL CHARACTERISTICS (Ta = 25°C)**

| CHARACTERISTIC                       |               | SYMBOL             | TEST CONDITION                                                                     | MIN | TYP. | MAX       | UNIT   |
|--------------------------------------|---------------|--------------------|------------------------------------------------------------------------------------|-----|------|-----------|--------|
| Gate Leakage Current                 |               | $I_{GES}$          | $V_{GE} = \pm 25V, V_{CE} = 0$                                                     | —   | —    | $\pm 500$ | nA     |
| Collector Cut-off Current            |               | $I_{CES}$          | $V_{CE} = 900V, V_{GE} = 0$                                                        | —   | —    | 1.0       | mA     |
| Gate-Emitter Cut-off Voltage         |               | $V_{GE (OFF)}$     | $I_C = 60mA, V_{CE} = 5V$                                                          | 3.0 | —    | 6.0       | V      |
| Collector-Emitter Saturation Voltage |               | $V_{CE (sat) (1)}$ | $I_C = 10A, V_{GE} = 15V$                                                          | —   | 1.6  | 2.2       | V      |
| Collector-Emitter Saturation Voltage |               | $V_{CE (sat) (2)}$ | $I_C = 60A, V_{GE} = 15V$                                                          | —   | 2.1  | 2.7       | V      |
| Input Capacitance                    |               | $C_{ies}$          | $V_{CE} = 10V, V_{GE} = 0, f = 1MHz$                                               | —   | 3800 | —         | pF     |
| Switching Time                       | Rise Time     | $t_r$              |  | —   | 0.35 | 0.60      | μs     |
|                                      | Turn-On Time  | $t_{on}$           |                                                                                    | —   | 0.46 | 0.75      |        |
|                                      | Fall Time     | $t_f$              |                                                                                    | —   | 0.25 | 0.40      |        |
|                                      | Turn-Off Time | $t_{off}$          |                                                                                    | —   | 0.60 | 0.70      |        |
| Emitter-Collector Forward Voltage    |               | $V_{ECF}$          | $I_{EC} = 15A, V_{GE} = 0$                                                         | —   | 1.5  | 2.0       | V      |
| Reverse Recovery Time                |               | $t_{rr}$           | $I_F = 15A, V_{GE} = 0$<br>$di/dt = -20A/\mu s$                                    | —   | 0.7  | 2.5       | μs     |
| Thermal Resistance                   |               | $R_{th (j-c)}$     | IGBT                                                                               | —   | —    | 0.74      | °C / W |
| Thermal Resistance                   |               | $R_{th (j-c)}$     | Diode                                                                              | —   | —    | 4.0       | °C / W |

